

Tricore от Infineon: MCU + DSP на одном кристалле

В НАСТОЯЩЕЕ ВРЕМЯ РАЗЛИЧНЫЕ ЗАДАЧИ ТРЕБУЮТ ОТ РАЗРАБОТЧИКОВ СОЗДАНИЯ ВСТРАИВАЕМЫХ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ (EMBEDDED SYSTEMS). СЕМЕЙСТВО 32-РАЗРЯДНЫХ МИКРОКОНТРОЛЛЕРОВ TRICORE КОМПАНИИ INFINEON ПРЕДНАЗНАЧЕНО ДЛЯ ВЫПОЛНЕНИЯ РАЗНООБРАЗНЫХ ФУНКЦИЙ В ПРОМЫШЛЕННЫХ, МУЛЬТИМЕДИЙНЫХ, АВТОМОБИЛЬНЫХ И ТЕЛЕКОММУНИКАЦИОННЫХ ПРИЛОЖЕНИЯХ.



Основными требованиями, предъявляемыми к встраиваемым вычислительным системам, являются:

- непосредственное подключение к управляемому объекту;
- работа в режиме жесткого реального времени;
- одновременное выполнение как математических вычислений, так и поддержка алгоритмов автоматического регулирования;
- широкие коммуникационные возможности для организации комплексных распределенных систем управления;
- повышенные требования к надежности и безопасности функционирования;
- жесткие условия эксплуатации (температурный режим, помехи);
- в ряде случаев - максимально низкое энергопотребление.

До недавнего времени данные условия выполнялись путем совместного применения микроконтроллера и процессора цифровой обработки сигналов. В 1997 году компанией Infineon было представлено новое семейство 32-разрядных микроконтроллеров Tricore, разработанных по технологии "Система-на-чипе" (SoC, System-on-Chip), объединяющих на одном кристалле многофункциональный микроконтроллер с широким набором периферийных устройств и высокопроизводительный процессор цифровой обработки сигналов. Первые образцы таких микроконтроллеров были произ-

ведены в 1998 году, в 1999 году началось серийное производство микроконтроллеров на базе ядра Tricore 1 (TC10GP).

ОБЗОР АРХИТЕКТУРЫ TRICORE

Суперскалярная архитектура Tricore сочетает возможности обработки в реальном времени микроконтроллера, вычислительные способности DSP и высокое соотношение качество/цена RISC систем на одном компактном кристалле. В 2002 году начата разработка микроконтроллеров второго поколения - Tricore 2. При тактовой частоте 600 МГц производительность этого ядра, созданного по технологии 0.13 мкм, достигает 900 MIPS (миллионов инструкций в секунду). Унифицированное процессорное ядро Tricore включает в себя 32-разрядное вычислительное ядро с фиксированной точкой, интегрированную на кристалле память для программ и данных, 64-разрядные шины памяти и данных, 32-разрядную периферийную

шину, модуль внутрисистемной отладки. В зависимости от модели микроконтроллера Tricore на кристалле могут быть добавлены дополнительные модули.

Ключевые особенности Tricore 2:

- 32-битная суперскалярная архитектура, позволяющая выполнение до 7 инструкций за цикл;
- организация памяти Гарварда;
- 4 гигабайта адресуемых виртуальных или физических данных, программ и линий ввода - вывода;
- расширенный набор способов адресации данных;

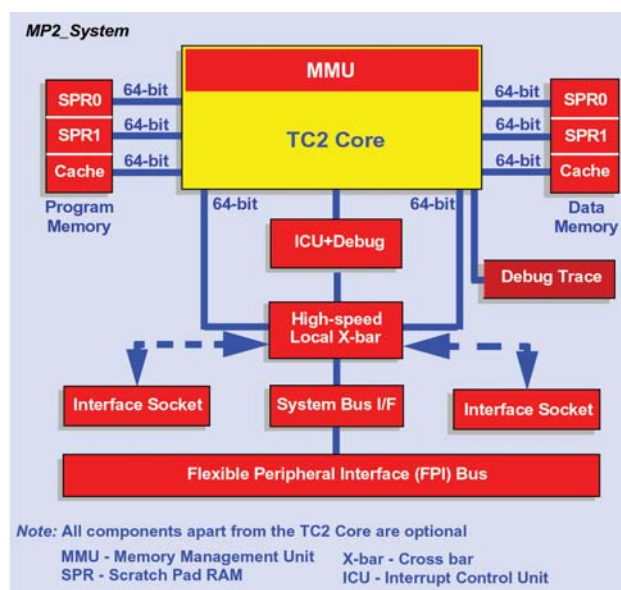


Рисунок 1 Структурная схема унифицированного ядра Tricore2

- три 6-ступенчатых конвейера команд;
- сочетание 32-разрядных (свойственных DSP) и 16-разрядных (свойственных MCU) инструкций для уменьшения размера программного кода;
- быстрая обработка прерываний;
- наличие интерфейса для внешних сопроцессоров (до четырех), позволяющего использовать дополнительные прикладные инструкции;
- опциональные модули выполнения операций с плавающей точкой (FPU) и управления памятью (MMU);
- SIMD (Single Instruction Multiple Data) система операций;
- гибкая схема установления приоритетов прерываний;
- защита памяти;
- поддержка отладки на кристалле (JTAG, OCDS);
- низкая потребляемая мощность для своего класса;
- обширный набор интегрированной периферии.

Микроконтроллеры Tricore компании Infineon оснащены дополнительными отладочными средствами. Подключиться к ним можно через интерфейс JTAG по обычному соединительному кабелю. В архитектуре Tricore реализовано два уровня поддержки внутрикристалльных средств отладки OCDS (On-Chip Debug Support), обеспечивающих реализацию чрезвычайно мощных инструментальных средств. Оба уровня отличаются гораздо более широкими возможностями, чем может предложить обычный JTAG-коннектор. Интегрированные схемы отладки не требуют выделения никаких ресурсов целевой системы (например, коммуникационных интерфейсов или памяти), а ошибки в прикладной программе на работу управляющего монитора никакого влияния не оказывают.

OCDS-средства уровня 1

При обнаружении ошибки программа может быть остановлена, хотя возможна всего лишь выдача соответствующих сигналов внешнему тестовому оборудованию с продолжением работы программы. Кроме того, присвоив отладочному прерыванию определенный уровень приоритета, можно организовывать постоянную обработку более приоритетных прерываний в критичных ко времени программных секциях, пока приостановлено исполнение отлаживаемых кодов

более низкого приоритета. Другое достоинство OCDS-средств - возможность операций чтения/записи по внутренним шинам Tricore с обращением в процессе исполнения программы к любому допустимому адресу (включая внутренние регистры) с крайне незначительным ухудшением оперативности. Таким образом, возможен доступ к любым переменным и параметрам программы "на лету".

OCDS-средства уровня 2

Этот уровень отличается дополнительной поддержкой в виде специализированной эмулирующей микросхемы, снабженной добавочными контактами, что значительно облегчает трассировку исполнения программы и поиск трудно выявляемых ошибок. Отладка на этом уровне требует прямого соединения с целевым контроллером и подключения дополнительного оборудования для регистрации сведений о ходе исполнения программы.

КРАТКИЙ ОБЗОР ПРОИЗВОДИМЫХ В НАСТОЯЩЕЕ ВРЕМЯ МИКРОКОНТРОЛЛЕРОВ СЕМЕЙСТВА TRICORE

TC111B - высокоинтегрированный микроконтроллер с широким набором коммуникационной периферии на кристалле, предназначен для использования в системах промышленной автоматизации и телекоммуникаций. Модуль внешней шины (External Bus Unit), обеспечивает применение этого микроконтроллера в устройствах спецификации PC100.

Таблица 1. Технические характеристики микроконтроллеров Tricore

Type	Core	Max. CPU Clock	Instruction Cycle Time	PCP (DMA)	Dedicated DMA Module	Interrupt Vectors / Priorities	Vcc	Internal SRAM Size	ROM / OTP / Flash/ DRAM	Linear Address Space for Code & Data	I/O Lines	ADC Inputs/ Max. Resolution	Timers / Counters	Capture Compare Channels (ext.Int./ PWM)	PWM	EVB (burst)	EVB (DRAM)	Serial I/O	Real Time Clock	CAN	Ethernet	Power Management System	OCDS / JTAG	Watch-dog Timer	On-Chip Bootstrap Loader	Packaging
TC1130	V1.3 MMU	150MHz	~6ns	-	✓	2x256	1.8V Core; 3.3V IO	144KB	-	4GB	72	6xGPT	3xGPT	14	12-ch	✓	✓	2xMLI + 3xASC + 2xSSC + USB + IC	✓	MultiCAN	10/100 MHz	✓	OCDS 1+2	✓	P-LBGA-208	
TC111B-64D98E	V1.3 MMU	96MHz	~10ns	V2.0	-	2x256	1.8V Core; 3.3V IO	64KB	1536KB DRAM	4GB	96	6xGPT	6xGPT	14	12-ch	✓	✓	ASC + SSC + PCI + MMCI	✓	MultiCAN	10/100 MHz	✓	OCDS 1+2	✓	P-BGA-388	
TC1910	V1.3 MMU	66MHz	~15ns	-	✓	2x256	1.8V Core; 3.3V IO	144KB	-	4GB	40	3xGPT	3xGPT	14	12-ch	✓	✓	3xASC+6SSC+H2C	✓	MultiCAN	10/100 MHz	✓	OCDS 1	✓	P-LBGA-208	
TC1912	V1.3 MMU	100MHz	10ns	V2.0	-	2x256	1.8V Core; 3.3V IO	164KB	-	4GB	64	6xGPT	6xGPT	14	12-ch	✓	✓	3xASC+SSC+H2C+SDLM	✓	MultiCAN	10/100 MHz	✓	OCDS 1	✓	P-LBGA-208	
TC1765N-L40EB	V1.2	40MHz	25ns	-	✓	256	2.5V Core; 3.3V or 5V IO	48KB	-	4GB	77	GPTA GPTU STM	GPTA GPTU STM	56	102-ch	✓	✓	2xASC 2xSSC	✓	TWINCAN	10/100 MHz	✓	OCDS 1+2	✓	P-LBGA-260	
TC1765T-L40EB	V1.2	40MHz	25ns	-	✓	256	2.5V Core; 3.3V or 5V IO	48KB	-	4GB	77	GPTA GPTU STM	GPTA GPTU STM	56	102-ch	✓	✓	2xASC 2xSSC	✓	TWINCAN	10/100 MHz	✓	OCDS 1+2	✓	P-LBGA-260	
TC1765T-L40U	V1.2	40MHz	25ns	V1.0	-	2x256	2.5V Core; 3.3V or 5V IO	93KB	-	4GB	176	32 / 128bit	32 / 128bit	64	102-ch	✓	✓	2xASC 2xSSC SDLM	✓	TWINCAN	10/100 MHz	✓	OCDS 1+2	✓	Bare Die P-BGA-329	
TC1775-L40E	V1.2	40MHz	25ns	V1.0	-	2x256	2.5V Core; 3.3V or 5V IO	93KB	-	4GB	176	32 / 128bit	32 / 128bit	64	102-ch	✓	✓	2xASC 2xSSC SDLM	✓	TWINCAN	10/100 MHz	✓	OCDS 1+2	✓	P-BGA-329	

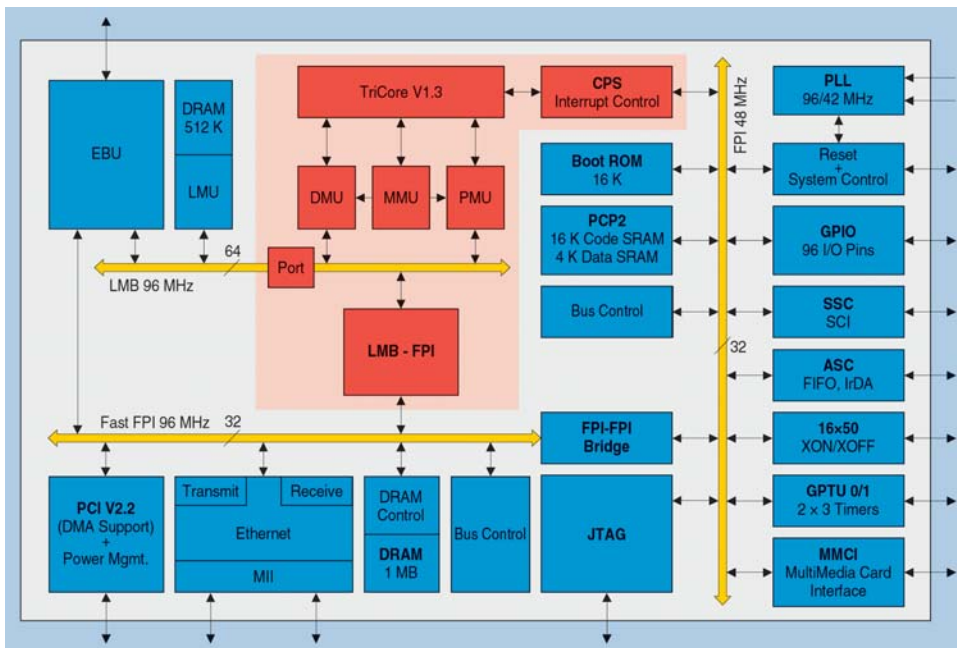


Рисунок 2 Структурная схема микросонтроллера TC111B

лекоммуникаций. Это высокоинтегрированный контроллер, с расположенными на одном чипе блоком управления памятью (Memory Management Unit- MMU) и блоком операций с плавающей точкой (Floating Point Unit- FPU). Благодаря наличию мощного MMU этот представитель микросонтроллеров Infineon поддерживает операционную систему Linux (включая приложения реального времени). Некоторые особенности микросонтроллера TC1130:

- тактовая частота 150 МГц;
- встроенные модули MMU и FPU;
- поддержка PC100 и PC133 SDRAM;
- модуль интерфейса USB 1.1;
- 2 высокоскоростных Micro Link интерфейса;

Встроенная 1.5 МБ позволяет использовать операционные системы реального времени (RTOS). (Некоторые особенности микросонтроллера TC111B)

- 32-разрядное ядро Tricore V1.3, тактовая частота 96 МГц;
- 32-разрядный процессор ввода-вывода (Peripheral Control Processor, PCP);
- встроенная память программ и данных;
- 64- и 32-разрядные внутренние шины;
- интерфейс PCI V2.2;
- модуль внешней шины;
- Fast Ethernet 10/100 интерфейс;
- набор синхронных и синхронно/асинхронных последовательных интерфейсов с поддержкой IrDA;
- 2 модуля таймеров общего назначения;

- MultiMediaCard (MMCI) интерфейс (16 МГц);
- поддержка отладки на чипе (OCDS);
- корпус P-BGA-388.

Микросонтроллеры AU001 - TC1765 и TC1775 - прежде всего предназначены для использования в системах управления для автомобильной промышленности. Из их особенностей можно отметить:

- наличие TwinCAN-модуля (CAN-интерфейс V2.0B);
- 8-канальный DMA контроллер (TC1765);
- 2 модуля 16-канальных АЦП (с изменяемой разрядностью 8, 10, 12 бит);
- тактовая частота 40 МГц, расширенный температурный диапазон.

В марте 2004 года анонсировано начало производства еще одного представителя семейства Tricore - TC1130. Основные области применения - интеллектуальные электропривода, промышленные контроллеры всех уровней, системы те-

- 2 модуля захвата/сравнения для ШИМ-управления;
- модуль MultiCAN (4 узла);
- контроллер Fast Ethernet 10/100;
- рабочая температура от -40 °C до +85 °C
- корпус L-BGA-208.

Более подробную информацию по микросонтроллерам компании Infineon, аппаратным и программным средствам разработки и отладки можно получить на сайте www.infineon.com.



Рисунок 3 Внешний вид микросонтроллера TC1765

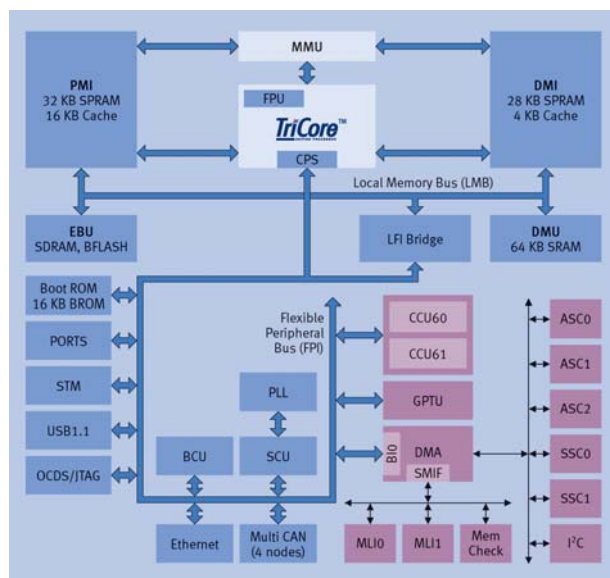


Рисунок 4 Структурная схема микросонтроллера TC1130